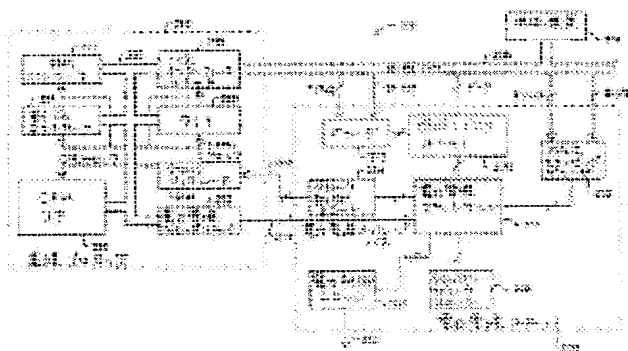


ELECTRIC-POWER CONTROL UNIT FOR COMPUTER SYSTEM AND METHOD FOR CONTROL OF ELECTRIC POWER AT INSIDE OF COMPUTER SYSTEM**Publication number:** JP7302133 (A)**Publication date:** 1995-11-14**Inventor(s):** MAIKERU TEII WAIZAA; RITA EMU OBURAIEN**Applicant(s):** ADVANCED MICRO DEVICES INC**Classification:****- international:** G06F1/04; G06F1/32; G06F1/04; G06F1/32; (IPC1-7): G06F1/04; G06F1/32**- European:** G06F1/32P**Application number:** JP19950012262 19950130**Priority number(s):** US19940190292 19940202**Also published as:**

 EP0666526 (A1)
 EP0666526 (B1)
 US5511203 (A)
 DE69532693 (T2)
 AT262194 (T)

Abstract of JP 7302133 (A)

PURPOSE: To provide a power management system optimizing the power management in a computer system using an integrated processor. **CONSTITUTION:** When the computer system is reset, the power management unit 208 enters a ready state at which a CPU clock signal and a system clock signal are driven at the maximum frequency. When a primary activity is not detected within a time, the power management unit transits from the ready state, to a pause state where a frequency of the CPU clock signal is reduced, a standby state where the CPU clock signal is stopped, and a holding state where both the CPU clock signal and the system clock signal are stopped and power supply to selected circuit sections is stopped continuously. When a secondary activity is detected in the pause state or the ready state, the power management unit enters a transient state where both the CPU clock signal and the system clock signal are driven at a maximum frequency for a predetermined time.

Data supplied from the **esp@cenet** database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-302133

(43) 公開日 平成7年(1995)11月14日

(51) Int.Cl.⁶

識別記号

序内整理番号

F I

技術表示箇所

G 0 6 F 1/04

3 0 1 C

1/32

G 0 6 F 1/ 00

3 3 2 B

審査請求 未請求 請求項の数20 O L (全 12 頁)

(21) 出願番号 特願平7-12262

(22) 出願日 平成7年(1995)1月30日

(31) 優先権主張番号 1 9 0 2 9 2

(32) 優先日 1994年2月2日

(33) 優先権主張国 米国 (US)

(71) 出願人 591016172

アドバンスド・マイクロ・ディバイシズ・
インコーポレイテッド

ADVANCED MICRO DEVI
CES INCORPORATED

アメリカ合衆国、94088-3453 カリフォル
ニア州、サニバール、ピー・オー・ボ
ックス・3453、ワン・エイ・エム・ディ
プレイス (番地なし)

(74) 代理人 弁理士 深見 久郎 (外3名)

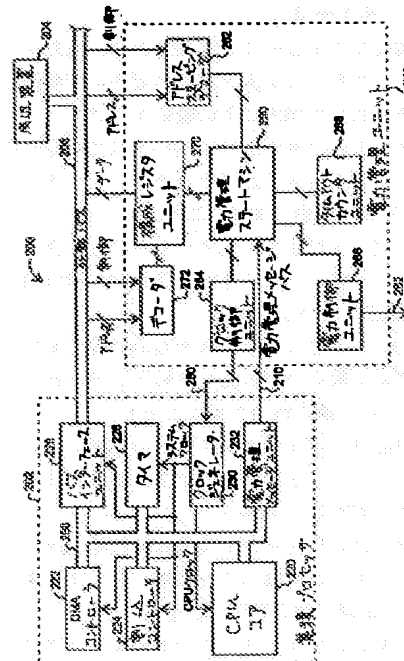
最終頁に続く

(54) 【発明の名称】 コンピュータシステムのための電力管理ユニットおよびコンピュータシステム内の電力を管理するための方法

(57) 【要約】

【目的】 集積プロセッサを用いるコンピュータシステム内の電力管理の最適化を達成する電力管理システムを提供する。

【構成】 コンピュータシステム (200) のリセットの際に、電力管理ユニットは、CPUクロック信号およびシステムクロック信号がその最大周波数で駆動されるレディー状態に入る。ある時間内に1次アクティビティが検出されなければ、電力管理ユニットは、レディー状態から、CPUクロック信号の周波数が低減される休息状態、CPUクロック信号が停止される待機状態、およびCPUクロック信号とシステムクロック信号との両方が停止されかつ選択された回路部への電力が取除かれ得る保留状態に連続的に遷移する。休息状態またはレディー状態であるときに2次アクティビティが検出されれば、電力管理ユニットはCPUクロック信号およびシステムクロック信号がともに予め定められた時間の間最大周波数で駆動される過渡状態に入る。



【特許請求の範囲】

【請求項1】 コンピュータシステムのための電力管理ユニットであって、

前記コンピュータシステムは、プロセッサと、少なくとも1つの周辺装置と、CPUクロック信号を前記プロセッサに与えかつシステムクロック信号を前記周辺装置に与えるためのクロックジェネレータとを含み、前記電力管理ユニットは、

前記CPUクロック信号および前記システムクロック信号の周波数特性を選択的に変更することができるクロック制御ユニットと、

前記コンピュータシステムの1次アクティビティおよび前記コンピュータシステムの2次アクティビティを検出することができるシステムモニタと、

前記クロック制御ユニットおよび前記システムモニタに結合される電力管理ステートマシンとを含み、前記電力管理ステートマシンは、前記クロック制御ユニットが前記CPUクロック信号を最大の相対周波数で駆動するようにされる第1の状態と、前記クロック制御ユニットが前記CPUクロック信号をより低い周波数で駆動するようにされる第2の状態と、前記クロック制御ユニットが前記CPUクロック信号を停止するようにされる第3の状態と、前記クロック制御ユニットが前記CPUクロック信号および前記システムクロック信号を停止するようにされる第4の状態と、前記クロック制御ユニットが前記CPUクロック信号を予め定められた時間の間前記最大の相対周波数で駆動するようにされる過渡状態とを含み、前記1次アクティビティが生じると前記電力管理ステートマシンは前記第1の状態に入り、前記2次アクティビティが生じると前記電力管理ステートマシンは前記過渡状態に入る、電力管理ユニット。

【請求項2】 前記システムモニタに結合され、前記システムモニタによって第1の1次アクティビティが検出された後予め定められた時間内にその後の1次アクティビティが前記システムモニタによって検出されたかどうかを判断することができるタイムアウトカウンタをさらに含む、請求項1に記載の電力管理ユニット。

【請求項3】 前記コンピュータシステムの前記1次アクティビティはハードディスクサイクルを含む、請求項1に記載の電力管理ユニット。

【請求項4】 前記コンピュータシステムの前記1次アクティビティは浮動小数点コプロセッサのアクティビティを含む、請求項1に記載の電力管理ユニット。

【請求項5】 前記コンピュータシステムの前記1次アクティビティはフロッピーディスクサイクルを含む、請求項1に記載の電力管理ユニット。

【請求項6】 前記コンピュータシステムの前記1次アクティビティはシリアルまたはパラレルポートサイクルを含む、請求項1に記載の電力管理ユニット。

【請求項7】 前記コンピュータシステムの前記2次ア

クティビティは割込の発生を含む、請求項1に記載の電力管理ユニット。

【請求項8】 前記コンピュータシステムの前記2次アクティビティはシステム管理割込の発生を含む、請求項1に記載の電力管理ユニット。

【請求項9】 前記コンピュータシステムの前記2次アクティビティはタイマティック割込の発生を含む、請求項1に記載の電力管理ユニット。

【請求項10】 前記予め定められた時間内に前記その後の1次アクティビティが起こらなければ、前記電力管理ステートマシンは前記第1の状態から前記第2の状態に遷移する、請求項2に記載の電力管理ユニット。

【請求項11】 前記予め定められた時間内に前記その後の1次アクティビティが起こらなければ、前記電力管理ステートマシンは前記第2の状態から前記第3の状態に遷移する、請求項2に記載の電力管理ユニット。

【請求項12】 前記予め定められた時間内に前記その後の1次アクティビティが起こらなければ、前記電力管理ステートマシンは前記第3の状態から前記第4の状態に遷移する、請求項2に記載の電力管理ユニット。

【請求項13】 前記電力管理ステートマシンが前記第2の状態である間に前記2次アクティビティが検出されれば、前記電力管理ステートマシンは前記過渡状態に入り、前記予め定められた時間後に前記電力管理ステートマシンは前記第2の状態に戻る、請求項1に記載の電力管理ユニット。

【請求項14】 前記電力管理ステートマシンが前記第3の状態である間に前記2次アクティビティが検出されれば、前記電力管理ステートマシンは前記過渡状態に入り、前記予め定められた時間後に前記電力管理ステートマシンは前記第3の状態に戻る、請求項1に記載の電力管理ユニット。

【請求項15】 プロセッサと、周辺装置と、CPUクロック信号を前記プロセッサに与えかつシステムクロック信号を前記周辺装置に与えるためのクロックジェネレータとを含むコンピュータシステム内の電力を管理するための方法であって、

前記CPUクロック信号を最大の相対周波数で駆動するステップと、

1次アクティビティまたは2次アクティビティのいずれかが発生するかどうかに関して前記コンピュータシステムをモニタするステップと、

第1の予め定められた時間内に前記1次アクティビティが生じなければ、前記CPUクロック信号を低減された周波数で駆動するステップと、

前記CPUクロック信号が前記低減された周波数で駆動されている間に前記2次アクティビティが生じると第2の予め定められた時間の間前記CPUクロック信号を前記最大の相対周波数で駆動し、前記第2の予め定められた時間後に前記CPUクロック信号を前記低減された周

波数で再び駆動するステップと、前記CPUクロック信号を低減された周波数で駆動する前記ステップの開始後第3の予め定められた時間内に前記1次アクティビティが生じなければ前記CPUクロック信号を停止させるステップとを含む、コンピュータシステム内の電力を管理する方法。

【請求項16】 前記CPUクロック信号を停止させる前記ステップの開始後第4の予め定められた時間内に前記1次アクティビティが生じなければ前記システムクロック信号を停止させるステップをさらに含む、請求項15に記載のコンピュータシステム内の電力を管理する方法。

【請求項17】 前記1次アクティビティはハードディスクサイクルを含む、請求項15に記載のコンピュータシステム内の電力を管理する方法。

【請求項18】 前記1次アクティビティは浮動小数点コプロセッサのアクティビティを含む、請求項15に記載のコンピュータシステム内の電力を管理する方法。

【請求項19】 前記2次アクティビティは割込の発生を含む、請求項15に記載のコンピュータシステム内の電力を管理する方法。

【請求項20】 前記2次アクティビティはタイマティック割込の発生を含む、請求項15に記載のコンピュータシステム内の電力を管理する方法。

【発明の詳細な説明】

【0001】

【発明の分野】 本発明はコンピュータシステムに関し、より特定的には、集積プロセッサを用いるコンピュータシステム内の電力管理に関する。

【0002】

【関連技術の説明】 製造業者により進められている開発の1つの目的にコンピュータシステムの電力消費量を低減するということがある。電力消費量を低減することにより典型的にはシステムにおける熱の発生が低減され、それによって信頼性が向上しかつコストが低下する。さらに、電力を減らすことは、電池で電力を供給されるポータブルコンピュータシステムの動作寿命を最大限に延ばす上でも特に重要なことである。

【0003】 コンピュータシステムの電力消費量を低減するために様々な技術が工夫されてきた。これらの技術には、回路の高集積化や、改良した回路および電力管理ユニット(PMU)を組み込むことが含まれる。ある特定の電力低減技術には、不活性回路部を駆動するクロック信号を停止させることができるようにすることが含まれる。そのような技術を採用するシステムには、典型的には、非活性回路部を検出または予測し、それに応じてその不活性回路部に関連するクロック信号を停止させる電力管理ユニットが必要である。不活性回路部を駆動する「使用されない」クロック信号をオフにすることによって、システム全体の電力消費量は減少する。それに類似

する技術として、時間が重要でない動作モードの間に回路部を駆動するクロック信号の周波数を低下させることができるようにすることが含まれ、別の技術には、不活性回路部から電力を取除くことができるようにすることが含まれる。

【0004】 上述の電力低減技術を採用する電力管理が行なわれるコンピュータシステムは典型的には、使用時にまたは集中バスをスヌープすることによって種々のアクティビティをモニタする。たとえば、電力管理ユニットのアクティビティモニタは、あるアクティビティが起こっているかどうかを判断するために、マイクロプロセッサおよび周辺装置に関連する種々の制御ラインに直接接続され得る。検出されたアクティビティに依存して、電力管理ユニットはそれに応答して選択された回路部をパワーダウンし、選択されたクロック信号の周波数を低減するおよび/または選択されたクロック信号を完全に停止させることができる。

【0005】 近年、コンピュータシステム内の以前は別々であったマイクロプロセッサおよびそれに関連する周辺装置と置換えるために、集積プロセッサが開発されてきた。集積プロセッサは、マイクロプロセッサと、たとえば特にメモリコントローラ、DMAコントローラ、タイマ、バスインタフェースユニット等の種々の周辺装置との両方の機能を果たす集積回路である。集積プロセッサを導入することにより、コンピュータシステム全体のコストの低下、サイズの縮小および軽量化が可能となり、多くの場合、コンピュータシステムの性能の特性の向上に対応してきた。

【0006】 集積プロセッサを組み込むコンピュータシステムの設計において遭遇する問題は、多くのモニタリングポイントを外部電力管理ユニットが利用できないことである。すなわち、CPUコアおよび種々の周辺装置が共通の集積回路チップ上に含まれるため、CPUコアと周辺装置との間の内部接続は外部からはアクセス不可能である場合がある。したがって、あるシステムアクティビティはリアルタイムでは検出不可能である場合がある。選択された内部モニタリングポイントに外部から直接アクセスするために集積プロセッサに外部パッケージピンを設けることが可能であるが、そのような専用ピンを設けると、集積プロセッサの全ピン数がかなり増加することになり、さらに、付加的なワイヤボンディングパッドを収容するために集積プロセッサのダイのサイズが大きくなってしまふであろう。その結果、集積プロセッサのコストがかなり増大してしまふであろう。

【0007】 集積プロセッサを組み込むコンピュータシステムを含むコンピュータシステムに関連する別の問題は、電力管理ユニットが検出されたアクティビティの各々をいかに扱うべきであるかを決定しなければならないことである。あるシステムアクティビティが検出されると電力管理ユニットが選択されたクロック信号の周波数

を増加させかつシステムアクティビティが検出されなければその周波数を低下させる種々のシステムが提案されてきたが、そのようなシステムは典型的には検出されたアクティビティを異なる態様では処理しない。その結果、多くの検出されたアクティビティは電力消費量に他のものとは異なる関連した影響を与えるため、これらのシステムの効率は幾分制限され得る。したがって、集積プロセッサの検出されたアクティビティが互いに区別されそれによって最適な電力管理を行なうことができるように、たとえば選択されたクロック信号の周波数、選択されたクロック信号のオン/オフ状態、および/または選択された回路部への電力の投入を制御する、集積プロセッサのための電力管理ユニットが望ましい。

【0008】

【発明の概要】本発明に従った集積プロセッサのための電力管理システムによって、上述の問題の大部分は解決される。一実施例では、DMAコントローラ、割込コントローラ、タイマ等の種々のオンチップ周辺装置に結合されるCPUコアを含む集積プロセッサが提供される。この集積プロセッサは、DMAコントローラ、割込コントローラおよびタイマに結合され、集積プロセッサの内部割込信号およびバスリクエスト信号をモニタするための電力管理メッセージユニットをさらに含む。電力管理メッセージユニットはまた、浮動小数点コプロセッササブユニットのアクティビティ等の集積プロセッサの他の選択されたアクティビティをモニタし得る。検出されたアクティビティがあればそれに基づいて、電力管理メッセージユニットは、電力管理メッセージバス上のメッセージを符号化し、それによって集積プロセッサの内部事象に関する情報を外部電力管理ユニットに与える。

【0009】たとえばバススヌーピングによって付加的なシステムアクティビティも検出し得る電力管理ユニットは、検出されたアクティビティの各々を1次アクティビティまたは2次アクティビティとして分類する。電力管理ユニットは幾つかの状態を含み、それらの状態の各々は異なる電力管理モードに関連する。電力管理ユニットの状態間の遷移は、検出されたアクティビティのタイプに依存する。コンピュータシステムがリセットされると、電力管理ユニットは、CPUクロック信号およびシステムクロック信号がその最大周波数で駆動されるレディー状態に入る。予め定められた時間内に1次アクティビティが検出されなければ、電力管理ユニットは、レディー状態から休息状態に、その後待機状態に、さらに保留状態に連続的に遷移する。休息状態の間、CPUクロック信号の周波数は低減され、待機状態の間、CPUクロック信号は停止される。保留状態の間、CPUクロック信号およびシステムクロック信号はともに停止され、かつ選択された回路部への電力は取除かれ得る。電力管理ユニットが休息状態またはレディー状態であるときに2次アクティビティが検出されれば、電力管理ユニット

は、CPUクロック信号およびシステムクロック信号がともに予め定められた持続時間の間最大周波数で駆動される過渡状態に入る。その後、電力管理ユニットは、その前の電力管理状態に戻る。1次アクティビティは、電力管理ユニットの現在の状態にかかわらず電力管理ユニットをレディー状態に入らせる。一実施例では、電力管理ユニットは、浮動小数点コプロセッサユニットのアクティビティ、パラレルポートアクティビティ、シリアルポートアクティビティ、フロッピーディスクアクティビティ、およびハードディスクアクティビティを1次アクティビティとして分類する。電力管理ユニットは、システム管理割込(SMI)アクティビティ、割込アクティビティ、およびタイマアクティビティを2次アクティビティとして分類する。他の選択されたアクティビティを1次アクティビティまたは2次アクティビティのいずれかとしてプログラムしてもよい。電力管理システムを用いると、電力管理の柔軟性および最適化を図ることができる。

【0010】大まかに言うと、本発明は、コンピュータシステムのための電力管理ユニットを企図し、このコンピュータシステムは、プロセッサと、少なくとも1つの周辺装置と、CPUクロック信号をプロセッサに与えかつシステムクロック信号を周辺装置に与えるためのクロックジェネレータとを含む。電力管理ユニットは、CPUクロック信号およびシステムクロック信号の周波数特性を選択的に変えることができるクロック制御ユニットと、コンピュータシステムの1次アクティビティおよびコンピュータシステムの2次アクティビティを検出することができるシステムモニタと、クロック制御ユニットおよびシステムモニタに結合される電力管理ステートマシンとを含む。電力管理ユニットは、クロック制御ユニットがCPUクロック信号を最大の相対周波数で駆動するようにされる第1の状態と、クロック制御ユニットがCPUクロック信号をより低い周波数で駆動するようにされる第2の状態と、クロック制御ユニットがCPUクロック信号を停止するようにされる第3の状態と、クロック制御ユニットがCPUクロック信号およびシステムクロック信号の両方を停止させるようにされる第4の状態と、クロック制御ユニットが予め定められた時間の間CPUクロック信号を最大の相対周波数で駆動するようにされる過渡状態とを含む。1次アクティビティが生じると電力管理ステートマシンは第1の状態に入り、2次アクティビティが生じると電力管理ステートマシンは過渡状態に入る。

【0011】本発明は、プロセッサと、周辺装置と、CPUクロック信号をプロセッサに与えかつシステムクロック信号を周辺装置に与えるクロックジェネレータとを含むコンピュータシステム内の電力を管理するための方法をさらに企図する。この方法は、CPUクロック信号を最大の相対周波数で駆動するステップと、1次アクテ

7

ィビティまたは2次アクティビティの発生に関してコンピュータシステムをモニタするステップと、第1の予め定められた時間内に1次アクティビティが起こらなければ低減された周波数でCPUクロック信号を駆動するステップとを含む。この方法は、CPUクロック信号が低減された周波数で駆動されている間に2次アクティビティが生じると第2の予め定められた時間の間CPUクロック信号を最大の相対周波数で駆動するステップと、第2の予め定められた時間の後CPUクロック信号を低減された周波数で再び駆動するステップとをさらに含む。この方法は最後に、CPUクロック信号を低減された周波数で駆動するステップの開始後第3の予め定められた時間内に1次アクティビティが起こらなければCPUクロック信号を停止させるステップをさらに含む。

【0012】本発明の他の目的および利点は、添付の図面を参照して以下の詳細な説明を読めば明らかになるであろう。

【0013】本発明には種々の変形例および変更例が可能であるが、特定の実施例だけを例示的に図面に示しここに詳細に説明する。しかしながら、この図面およびそれに關する詳細な説明は本発明を開示する特定の形に限定するものではなく、本発明は前掲の特許請求の範囲によって規定されるような本発明の精神および範囲内にあるすべての変形例、均等物および変更例を含むものとすることが理解されるはずである。

【0014】

【好ましい実施例の詳細な説明】次に図1を参照して、本発明に従った電力管理システムを用いるコンピュータシステム200のブロック図が示されている。コンピュータシステム200は、外部バス206を介して周辺装置204に結合される集積プロセッサ202を含む。集積プロセッサ202はさらに電力管理メッセージバス210を介して電力管理ユニット208に結合される。

【0015】集積プロセッサ202は、DMA（直接メモリアクセス）コントローラ222、割込コントローラ224、タイマ226等の種々のオンチップ周辺装置に結合されるCPUコア220を含む。CPUコア220は、オンチップバスインタフェースユニット228を介して外部バス206に結合される。集積プロセッサ202内には、クロックジェネレータ230および電力管理（PM）メッセージユニット232がさらに組込まれる。クロックジェネレータ230および電力管理メッセージユニット232の動作に関しては以下に詳細に説明する。

【0016】外部バス206は、たとえばPCIローカルバスを例示的に示す。なお、ISAまたはEISAバス規格等の他のバス規格を代替的に用いることも可能である。周辺装置204は、ビデオコントローラ、ディスクドライブまたはプリンタ等のいかなる外部に接続可能な周辺装置をも示すものである。

8

【0017】電力管理ユニット208は、コンピュータシステム200によって消費される電力を管理しかつ最少にするために設けられる。電力管理ユニット208は、電力管理メッセージバス210上の符号化された信号PMCODE [2:0]を受取る。以下に説明するように、符号化された信号PMCODE [2:0]は、集積プロセッサ202内で起こるあるアクティビティを表わす。電力管理ユニット208は、ライン250に1組のクロック制御信号を発生し、かつライン252に1組の電力制御信号を発生する。クロック制御信号は選択されたクロック信号の周波数を制御するために用いられ、電力制御信号は選択された回路部への電力の投入を制御する。具体的には、クロック制御信号は、CPUクロック信号およびシステムクロック信号を発生するクロックジェネレータ230によって受取られる。CPUクロック信号およびシステムクロック信号の周波数は、電力管理ユニット208によって発生されるクロック制御信号に依存する。ライン252上の電力制御信号は、周辺装置204等のコンピュータシステム200を含む選択された回路部への電力の投入を制御するために与えられる。集積プロセッサ202の種々の内部回路部への電力の投入を制御するために、集積プロセッサ202にある特定の電力制御信号が与えられ得ることがわかる。電力管理ユニット208に関する詳細を以下に説明する。

【0018】CPUコア220は、モデル80486マイクロプロセッサの命令セット等の予め定められた命令セットを実行するデータ処理ユニットである。CPUコア220は、浮動小数点コプロセッササブユニットをさらに含む。DMAコントローラ222は、システムメモリ（図示せず）と種々のI/O周辺装置（図示せず）との間のデータ転送を制御するために設けられる。割込コントローラ224は、コンピュータシステム200に関連する種々の割込信号をインタフェースし、それに優先順位をつけ、マスクするために設けられる。タイマ226は、タイマティック割込信号の発生を含む汎用タイミング機能のために設けられる。バスインタフェースユニット228は、外部バス206と内部バス260との間のデータ、アドレスおよび制御信号の転送を調整しかつ制御するために設けられる。なお、DMAコントローラ222、割込コントローラ224、タイマ226、およびバスインタフェースユニット228は、種々の既知の回路実現法に従って製造され得る。

【0019】次に図2を参照して、電力管理メッセージユニット232のブロック図が示される。図2に示されているように、電力管理メッセージユニット232は、メッセージ伝送論理ユニット308に結合されるバスリクエスト検出器302、NPUモニタ304、および割込検出器306を含む。バスリクエスト検出器302は、バス260に関連するバスリクエスト信号を検出することができ、かつバス260がその後解放されたかど

うかを検出することができる。なお、バスリクエスト信号は、DMAコントローラ222またはバスインタフェースユニット228（外部バスマスタにตอบสนองしてバスリクエスト信号をアサートする）によって発生され得る。NPUモニタ304はCPUコア220に結合され、CPUコア220のコプロセッササブユニットがいつ活性であるかを検出することができる。割込検出器306は、割込コントローラ224およびCPUコア220に結合され、割込信号INT、マスク不能割込信号NMI、システム管理割込信号SMIおよびタイマティック割込信号のアサーションを検出することができる。割込*

*検出器306はさらに、対応する割込サービスおよび対応するタイマティックサービスがクリアされるときを検出することができる。

【0020】バスリクエスト検出器302、NPUモニタ304、および割込検出器306による検出に従ったシステムアクティビティに依存して、メッセージ伝送論理ユニット308は、電力管理メッセージバス210上に符号化された信号を発行する。電力管理メッセージバス210の符号化を以下の表1に示す。

【0021】

【表1】

内 部 事 象	ビットの定義 PMCODE[2:0]	説 明
PMバスNOP	0 0 0	ノーオペレーションコマンドとして用いられ得る
NPU活性	0 0 1	NPU命令の開始を検出した
バスリクエスト	0 1 0	外部バスマスタまたは内部DMA コントローラのいずれかが活性である
NMI発生	0 1 1	CPUにマスク不能割込が発生された
SMI活性	1 0 0	CPUにシステム管理モード割込が発生された
割込活性	1 0 1	タイマ割込を除く少なくとも1つの割込サービスルーチンが進行中である
タイマ活性	1 1 0	タイマ割込が未発生または実行中である
オールクリア	1 1 1	いずれかのバスリクエストまたは割込サービスが終了したことを示す

表1に示されるように、NPUモニタ304によってコプロセッサ命令の開始が検出されると、電力管理メッセージバス210は、PMCODE[2:0]値001により駆動される。バスリクエスト検出器302による検出に従って外部バスマスタまたは内部DMAコントローラ222のいずれかが活性であれば、電力管理メッセージバス210はPMCODE[2:0]値010により駆動される。CPUコア220によってマスク不能割込が受取られれば、PMCODE[2:0]値011が電力管理メッセージバス210において駆動され、システム管理モード割込がCPUコア220によって受取られれば、PMCODE[2:0]値100が電力管理メッセージバス210において駆動される。タイミング割込を除く少なくとも1つの割込サービスルーチンが進行中であればPMCODE[2:0]値101が電力管理メッセージバス210において駆動され、タイマ割込が未発生であるかまたは実行中であればPMCODE[2:0]値110が電力管理メッセージバス210において駆動される。最後に、以前に示したいずれかのバスリクエストまたは割込サービスが終了すれば、PMCODE[2:0]値111が電力管理メッセージバス210において駆動される。

【0022】図3は、メッセージ伝送論理ユニット308によって実行されるメッセージ伝送サイクルを示すタイミング図である。図に示すように、モニタされるアクティビティの発生が検出されるかまたはモニタされるアクティビティの終了が検出されると、電力管理メッセージバス210のPMCODE[2:0]ラインは表1に規定される値に従った有効な符号化されたメッセージで駆動される。ラインPMCODE[2:0]において有効メッセージが駆動されていることを示すために、同時にPMVALID#として示される有効化ストロープ信号が電力管理メッセージバス210においてアサートされる。

【0023】図4は、メッセージ伝送論理ユニット308内で実現されるアルゴリズムステートマシン500を示す。ステートマシン500は、システムがリセットされるとアイドル状態502に入り、モニタされるアクティビティがバスリクエスト検出器302、NPUモニタ304または割込検出器306によって検出されると状態504に遷移する。検出されたアクティビティのタイプは状態504の間に決定される。その後、ステートマシン500は、電力管理メッセージバス210のラインPMCODE[2:0]において表1の符号化された値

に従った有効メッセージが駆動される状態506に遷移する。状態506の間に、有効化ストローブPMVAL ID#がさらにアサートされる。状態506の間に付加的なアクティビティが検出されれば、ステートマシン500は状態504に戻り、検出されたアクティビティのタイプを決定し、再び状態506に戻り、それに応じて電力管理メッセージバス210を駆動する。すべての割込がクリアされかつすべてのバスリクエストがデアサートされると、ステートマシン500は、符号化された「オールクリア」メッセージが電力管理メッセージバス210上に送られる状態508に入る。オールクリアメッセージがラインPMCODE [2:0]においてアサートされると状態508の間に有効化ストローブPMVAL ID#が再びアサートされる。オールクリアメッセージの後、ステートマシン500はアイドル状態502に戻る。

【0024】再び図1を参照して、次に電力管理ユニット208に関する詳細を説明する。電力管理ユニット208は、アドレススヌーピングデコーダ262、クロック制御ユニット264、電力制御ユニット266、およびタイムアウトカウンタユニット268に結合される電力管理ステートマシン260を含む。電力管理ステートマシン260には構成レジスタユニット270がさらに結合され、構成レジスタユニット270にはデコード272が結合される。

【0025】電力管理ステートマシン260の内部状態に依存して、電力制御ユニット266はコンピュータシステム200の選択された部分への電力の投入およびそこから電力の除去を制御し、クロック制御ユニット264はCPUクロック信号およびシステムクロック信号の周波数を制御する。図5は、電力管理ステートマシン260の幾つかの内部状態を示す状態図である。具体的には、電力管理ステートマシン260は、レディー状態600、休息状態602、待機状態604、保留状態606、および過渡状態608を含む。レディー状態600の間、コンピュータシステム200はフル稼働状態、すなわち、コンピュータシステム200のすべてのコンポーネントが最速でクロックされかつそれに電力が投入されると考えられる。コンピュータシステムのパワーアップの際およびリセットの際に、電力管理ステートマシン260はレディー状態600に入る。1次システムアクティビティが検出されるかまたは構成レジスタユニット270の内部状態レジスタ（図示せず）にソフトウェアにより外部バス206を介して「レディー状態」値が書込まれるときにも、電力管理ステートマシン600はレディー状態600に入る。あるアクティビティの「1次」アクティビティとしての分類に関しては以下に説明する。

【0026】タイムアウトカウンタユニット268内の第1のタイムアウトカウンタによる決定に基づいた第1

のタイムアウト期間（0.125秒ないし16秒）の持続時間内に1次アクティビティが検出されなければ、電力管理ステートマシン260はレディー状態600から休息状態602に遷移する。代替的には、電力管理ステートマシン260は、ソフトウェアにより「休息状態」値を構成レジスタユニット270の状態レジスタに書込むことによって休息状態602に入ることができる。休息状態602の間、クロック制御ユニット264は、CPUクロック信号を予めプログラムされた周波数まで低減するようにクロックジェネレータ230を制御する。なお、休息状態602の間、システムクロック信号はその最大の相対周波数で駆動され続け、すべてのコンポーネントに電力が投入される。

【0027】タイムアウトカウンタユニット268内の第2のタイムアウトカウンタによる決定に基づく第2のタイムアウト期間（1秒ないし16秒）の持続期間の間いかなる1次アクティビティも起こらずにシステムがアイドル状態であれば、電力管理ステートマシン260は休息状態602から待機状態604に遷移する。代替的には、ソフトウェアによる構成レジスタユニット270の状態レジスタへの書込によって、電力管理ステートマシン260は待機状態604に入ることができる。待機状態604の間、電力制御ユニット266は周辺装置204等の選択された回路部から電力を取除かせるようにし得る。さらに、待機状態604の間、クロック制御ユニット264は、クロックジェネレータ230にCPUクロック信号をオフにさせる。システムクロック信号は、その最大の相対周波数で駆動され続ける。

【0028】タイムアウトカウンタユニット268内の第3のタイムアウトカウンタによる決定に基づく第3のタイムアウト期間（5秒ないし60秒）の持続期間の間いかなる1次アクティビティも起こらずにシステムがアイドル状態であれば、電力管理ステートマシン260は待機状態604から保留状態606に遷移する。代替的には、ソフトウェアにより「保留状態」値を構成レジスタユニット270の状態レジスタに書込むことによって、電力管理ステートマシン260は保留状態606に入ることができる。電力管理ステートマシン260が保留状態606であるとき、電力制御ユニット266は、周辺装置204等の選択された回路部から電力を取除くことができ、クロック制御ユニット264はクロックジェネレータ230にCPUクロック信号およびシステムクロック信号の両方を停止させるようにする。システムに依存して、電力制御ユニット252はさらに付加的な回路部から電力を取除き得る。

【0029】以下により詳細に説明するように、2次アクティビティが検出されると、電力管理ステートマシン260は休息状態602または待機状態604のいずれかから過渡状態608に入る。検出された2次アクティビティに依存して、2次アクティビティの検出後予め定

められた時間の間、または2次アクティビティの終了後、予め定められた時間の間、電力管理ステートマシン260は過渡状態608のままである。過渡状態608の間、電力管理ステートマシン260は、CPUクロック信号およびシステムクロック信号がその最大の相対周波数で駆動されるように、クロック制御ユニット264にクロックジェネレータ230を制御させる。すべての回路部に電力がさらに与えられる。予め定められた時間が経過すると、電力管理ステートマシン260はその前の状態（すなわち、休息状態602または待機状態604）に戻る。

【0030】有効化ストローブPMVALID#のアサーションの際、電力管理ステートマシン260は、電力管理メッセージユニット232によって伝送されたメッセージの各々をラッチする。電力管理ステートマシン260は、新しいメッセージを受取ると、1次アクティビティまたは2次アクティビティが検出されたかどうかを判断する。以下に示す表2に、コンピュータシステム200内で検出されるアクティビティのタイプ、アクティ*

*ビティの各々の分類、および検出源をまとめている。なお、電力管理バス210を介して受取られるメッセージに加えて、他のシステムアクティビティも外部バス206をスヌープすることによって検出される。アドレススヌーピングデコーダ262は、このスヌーピング機能を果たし、種々の検出されたアクティビティの表示を電力管理ステートマシン260に与える。さらに、ある特定の検出されたアクティビティの分類はソフトウェアによってプログラム可能である。すなわち、以下に示すようなある特定のアクティビティは、プログラマによる要求に依存して、電力管理ステートマシン260によって1次アクティビティまたは2次アクティビティのいずれかとして扱われることが可能である。構成レジスタユニット270内の選択された構成レジスタに書き込みを行なうことによって、これらのアクティビティの分類がプログラムされる。

【0031】

【表2】

アクティビティの名称	分類	源
NPU活性	一次アクティビティ	PMメッセージ
DM活性/クリア	二次アクティビティ	PMメッセージ
DRAM活性/クリア	二次アクティビティ	PMメッセージ
タイマ活性/クリア	二次アクティビティ	PMメッセージ
NMI	プログラマブルアクティビティ	PMメッセージ
バスリクエスト/クリア	プログラマブルアクティビティ	PMメッセージ
パラレルポートアクティビティ	一次アクティビティ	アドレススヌーピング
シリアルポートアクティビティ	一次アクティビティ	アドレススヌーピング
ハードディスクアクティビティ	一次アクティビティ	アドレススヌーピング
FDCアクティビティ	一次アクティビティ	アドレススヌーピング
メモリサイクル	プログラマブルアクティビティ	アドレススヌーピング
ビデオアクティビティ	プログラマブルアクティビティ	アドレススヌーピング
キーボードアクティビティ	プログラマブルアクティビティ	アドレススヌーピング

表2から、電力管理ステートマシン260は、浮動小数点コプロセッサユニットのアクティビティ、パラレルポートアクティビティ、シリアルポートアクティビティ、フロッピーディスクアクティビティ、およびハードディスクアクティビティを1次アクティビティとして分類している。電力管理ユニットは、システム管理割込(SMI)アクティビティ、割込アクティビティ、およびタイマアクティビティを2次アクティビティとして分類している。マスク不能割込アクティビティ、バスリクエスト

アクティビティ、メモリサイクル、ビデオアクティビティ、およびキーボードアクティビティはそれぞれプログラマブルアクティビティであり、そのようなアクティビティは1次アクティビティまたは2次アクティビティのいずれにも分類され得る。

【0032】システム管理割込アクティビティおよび割込アクティビティは、システムを過渡状態608に入らせる2次アクティビティである。しかしながら、システムが過渡状態608のままである時間の持続時間を決定

する過渡カウンタは、電力管理メッセージバス210から対応するクリアメッセージが受取られるまでカウントを開始しない。対応するクリアメッセージが受取られると、過渡カウンタは予め定められた時間の間カウントを開始し、それが終了すると、電力管理ステートマシン260をその最初の状態に戻す。バスリクエストアクティビティは、それらが2次アクティビティとしてプログラムされていれば同様に扱われる。なお、上述の過渡カウンタは電力管理ステートマシン260と一体の部分として実現される。さらに、過渡カウンタによる制御に基づくカウント期間は、構成レジスタユニット270の構成レジスタによってプログラム可能である。

【0033】一方、タイマティックアクティビティは、過渡状態608に入るとすぐに過渡カウンタにカウントを開始させ得る。一実施例では、タイマティックが発生すると、過渡タイマが120マイクロ秒の持続時間の間カウントを開始する。この持続時間が終了すると、電力管理ステートマシンは過渡状態608から最初の状態に戻る。なお、このタイマティックの特殊な扱いはプログラムによってプログラム可能であり、あるモードでは、タイマティックは、システム管理割込アクティビティおよび割込アクティビティに関して上で説明したのと同じ態様で扱われてもよい。

【0034】デコーダ272は、たとえば集積プロセッサ202によって外部バス206に実行されるI/O書き込みサイクルをデコードするため、およびソフトウェアによって構成レジスタユニット270の種々の内部レジスタに構成データを書込むことができるようにするために設けられる。なお、タイムアウトカウンタユニット268に関連するタイムアウトカウント期間は、構成レジスタユニット270のある特定のレジスタによってプログラム可能である。さらに、電力管理ステートマシン260が過渡状態608のままである予め定められた時間もプログラム可能である。

【0035】図6は、上述の説明に従って動作しかつ一般に図1のブロック図に従う電力管理ユニット208の一実施例に関する詳細を示すブロック図である。図1の回路部に対応する回路部には同じ参照番号を付している。なお、簡単にしかつわかりやすくするために、図中、集積プロセッサ202および電力管理ユニット208の種々の部分を省略している。

【0036】図6の実現例に関して、クロック制御ユニット264は、それぞれ「Slow CPU」、「Stop CPU」および「Suspend」として示される1組の制御信号を発生する。Slow CPU信号がアサートされると、クロックジェネレータ230はCPUクロック信号の周波数を（最大周波数に関して）低減させる。Stop CPU信号がアサートされると、クロックジェネレータはCPUクロック信号を停止させる。Suspend信号がアサートされると、クロックジェ

ネレータは、CPUクロック信号およびシステムクロック信号の両方を停止させる。Slow CPU信号、Stop CPU信号およびSuspend信号のアサートは、電力管理ステートマシン260の現在の状態（すなわち、レディー、休息、待機、保留、または過渡）に依存する。構成レジスタユニット270は、所与の状態の間に信号があればどの信号がアサートされるかを制御する構成値をストアするクロック制御レジスタ700を含む。一実施例では、クロック制御ユニットは、電力管理ステートマシン260がレディー状態600であるかまたは過渡状態608であればクロック制御信号（Slow CPU、Stop CPU、およびSuspend）がどれもアサートされないように構成される。電力管理ステートマシン260が保留状態608であれば、クロック制御ユニット264によってSuspend信号がアサートされる。クロック制御レジスタ700内にストアされた構成値に依存して、電力管理ステートマシン260が休息状態602であるとき、クロック制御ユニット264は、Slow CPU信号またはStop CPU信号をアサートする（またはそのどちらもアサートしない）。同様に、クロック制御レジスタ700にストアされた構成値に依存して、電力管理ステートマシン260が待機状態604であるとき、クロック制御ユニット264は、Slow CPU信号またはStop CPU信号をアサートする（またはそのどちらもアサートしない）。したがって、休息状態602および待機状態604の間のCPUクロック信号およびシステムクロック信号の特定の制御は、ユーザによってプログラムされ得る。

【0037】図6に示す構成レジスタユニット270はさらに、レディータイムアウトレジスタ701、休息タイムアウトレジスタ702、および待機タイムアウトレジスタ703を備える。これらのレジスタは、プログラムがタイムアウトカウンタユニット268による制御に従ってレディータイムアウト期間、休息タイムアウト期間、および待機タイムアウト期間を設定できるように構成値をストアするために用いられる。構成レジスタユニット270は最後に、プログラムが電力管理ステートマシン260の過渡カウンタによって制御されるタイムアウト期間を変えることができるようにする過渡タイムアウトレジスタ704を備える。

【0038】なお、割込コントローラ224は、1993年9月22日出願のマクドナルド（MacDonald）他による「インサースervice表示を備える割込コントローラ（Interrupt Controller With In-Service Indication）」と題された同一人に譲渡された同時係属中の特許出願連続番号第08/125,336号に開示される割込コントローラに従って実現され得る。この特許出願の全体を引用によりここに援用する。

【0039】同様に、図1に示した電力管理メッセージ

ユニット232は表1に示したような特定のアクティビティを検出するが、他の内部システムアクティビティも代替的にまたは付加的に電力管理メッセージバス210を介して検出されかつ示される。たとえば、電力管理メッセージユニットは、選択されたバスサイクルの実行を検出するために内部バス260をスヌープするようにデコードを備えて構成されてもよい。さらに、選択されたシステムアクティビティを検出するための他の源を用いてもよい。さらに、図1に示した電力管理ユニット208はコンピュータシステム200内の種々のクロック信号の発生およびコンピュータシステム200の種々の周辺装置およびサブユニットへの電力の投入を制御するが、電力管理ユニット208はコンピュータシステム200の選択されたクロック信号のみを制御するように、または種々の周辺装置への電力の投入のみを制御するように構成されてもよい。

【0040】上述の電力管理システムはさらに、以下の同一人に譲渡された特許出願、すなわち、同時係属中のオブライエン (O'Brien) 他による「誤動作するソフトウェアから保護するためのソフトウェア構成状態レジスタとタイムアウトカウンタとを含む電力管理ユニット (Power Management Unit Including Software Configurable State Register and Time-Out Counters for Protecting Against Misbehaved Software)」、同時係属中のワイザー (Wisor) 他による「周期的システム管理割込源およびそれを用いる電力管理システム (Periodic System Management Interrupt Source and Power Management System Employing the Same)」、同時係属中のワイザー (Wisor) 他による「関連する理由レジスタを備える即時システム管理割込源 (Immediate System Management Interrupt Source with Associated Reason Register)」、および同時係属中のゲファート (Gephardt) 他による「高性能集積プロセッサアーキテクチャ (High Performance Integrated Processor Architecture)」に記載される回路および技術を用いたシステム内に用いられてもよい。さらに、割込コントローラ224は、1993年9月22日出願のマクドナルド (MacDonald) 他による「インサービス表示を備える割込コントローラ (Interrupt Controller With In-Service Indication)」と題された同一人に譲渡された同時係属中の出願連続番号第08/125, 336号に従って実現されてもよい。

【0041】上述の同一人に譲渡された同時係属中の特

許出願をすべて引用によりここに援用する。

【0042】なお、最後に、電力管理ステートマシンが保留状態606であるとき、電力削減をさらに促すことができるようにシステム発振器への電力の投入が除去され得る。保留状態の間システム発振器のゲーティングを行なうために、電力管理ユニット208は、1993年12月1日出願のオブライエン (O'Brien) 他による「コンピュータシステム内の電力管理のためのシステム発振器ゲーティング法 (System Oscillator Gating Technique For Power Management Within A Computer System)」と題された出願連続番号第08/160, 931号の同一人に譲渡された同時係属中の特許出願に教示される回路および技術を用いてもよい。上述の特許出願を引用によりここに援用する。

【0043】以上の開示を十分に認識すれば、種々の変形例および変更例が当業者に明らかとなるであろう。たとえば、外部バス206は、直接またはバスブリッジを介して集積プロセッサ202に結合されてもよい。前掲の特許請求の範囲はそのような変形例および変更例をすべて含むものとする。

【図面の簡単な説明】

【図1】本発明に従った電力管理システムを含むコンピュータシステムのブロック図である。

【図2】図1の集積プロセッサ内に組込まれる電力管理メッセージユニットのブロック図である。

【図3】図1の電力管理メッセージユニットによって実行されるメッセージ伝送サイクルを示すタイミング図である。

【図4】図1の電力管理メッセージユニット内に実現されるアルゴリズムステートマシンを示す図である。

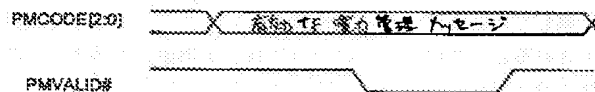
【図5】図1の電力管理ユニット内に実現されるアルゴリズムステートマシンを示す図である。

【図6】本発明に従った電力管理ユニットの一実施例に関する詳細を示すブロック図である。

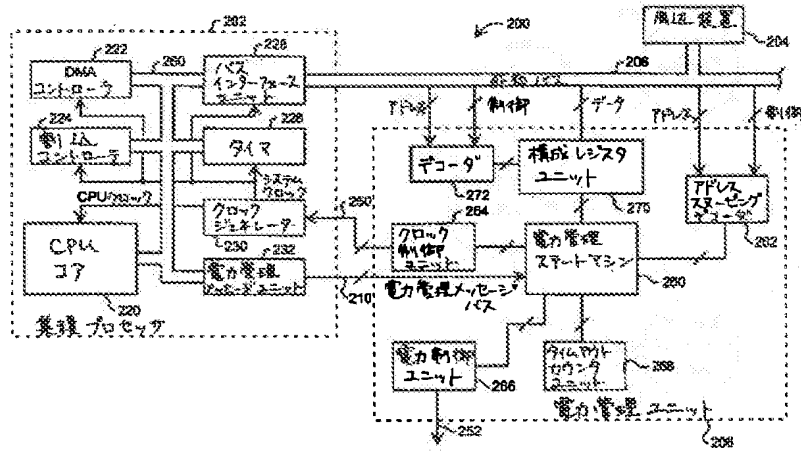
【符号の説明】

202 集積プロセッサ
208 電力管理ユニット
260 電力管理ステートマシン
264 クロック制御ユニット
266 電力制御ユニット
268 タイムアウトカウンタユニット
270 構成レジスタユニット

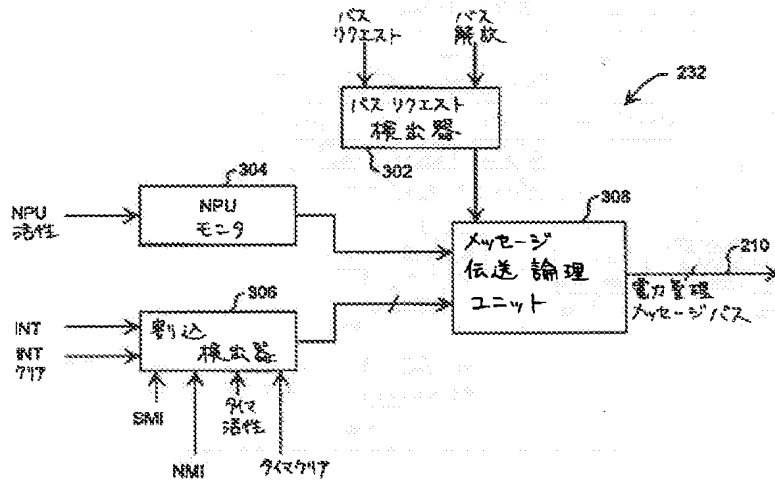
【図3】



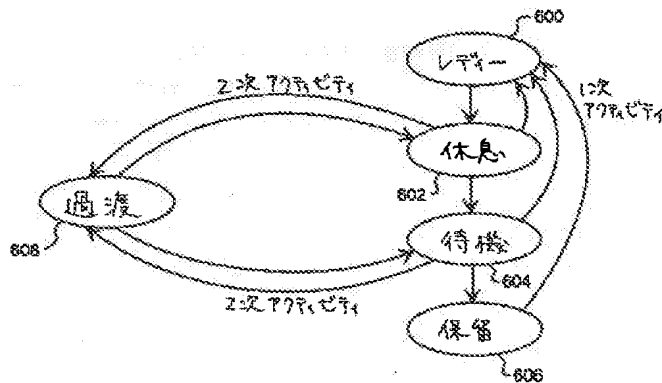
【図1】



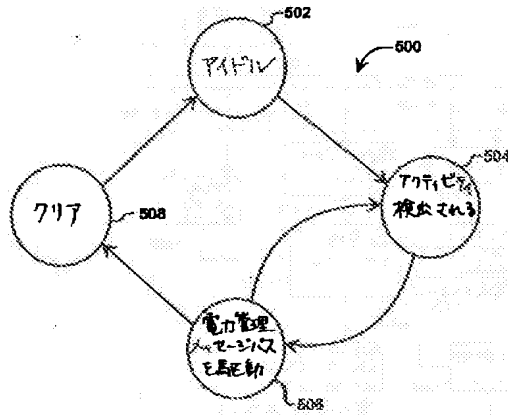
【図2】



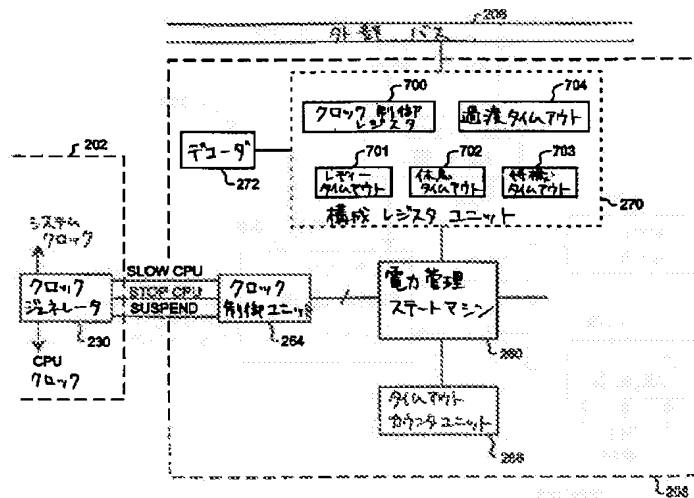
【図5】



【図4】



【図6】



フロントページの続き

(72)発明者 マイケル・ディー・ワイザー
アメリカ合衆国、78729 テキサス州、オースティン、コパー・クリーク、9815、ナンバー・922

(72)発明者 リタ・エム・オブライエン
アメリカ合衆国、78749 テキサス州、オースティン、サローマ、4608